

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 58031519  
PUBLICATION DATE : 24-02-83

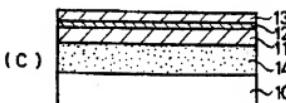
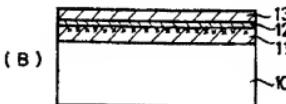
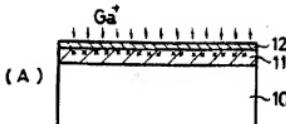
APPLICATION DATE : 18-08-81  
APPLICATION NUMBER : 56129029

APPLICANT : TOSHIBA CORP;

INVENTOR : YONEZAWA TOSHIO;

INT.CL. : H01L 21/22

TITLE : MANUFACTURE OF  
SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To obtain an impurity diffusion layer having deep junction depth and high surface density with good accuracy by a method wherein a third thin film is formed on a semiconductor substrate in addition to two thin films.

CONSTITUTION: A first thin film 11 consisting of silicon dioxide is formed with a thickness of about 1.5μm on the whole surface of a semiconductor substrate 10 by a thermal oxidation method. Next, a second thin film 12 consisting of silicon nitride is formed with a thickness of about 300Å on the whole surface of the first thin film 11. Ion implantation of gallium Ga atom, for example, is applied to the inside of the first thin film 11 through the second thin film 12. Furthermore, a third thin film 14 consisting of silicon nitride is formed with a thickness of about 700Å on the whole surface of the second thin film 12. Thermal treatment is applied for about 200hr under nitrogen atmosphere of 1,200°C and the implanted gallium is diffused to the semiconductor substrate 10 from the first thin film 11 and a P-type impurity region 14 is formed.

COPYRIGHT: (C)1983,JPO&Japio



以下、本発明の実施例を基に当分の間簡略化して説明する。

また、前管状態でなく開放された基板気中で注入部により半導体基板内に不純物を注入して不純物領域を形成する方法が開発されているが、不純物がガリュームガス原子である場合には、注入されたガリューム原子が半導体基板及びその表面に形成された保護膜から外側に拡散するため、前述の方法と同様に所産の不純物領域を形成することが難しい問題があった。

そこで、同一出版人により特願昭58-171304号にいて、半導体基板の表面に第1の保護膜及び第2の保護膜を層状に形成し、これらの保護膜を通して所産の不純物をイオン注入した後、無加圧によって注入された不純物を拡散せしめ所産の混合保護の不純物領域を形成するようにした半導体装置の製造方法が提案された。

この発明は上記特願昭58-171304号に記載する第1半導体装置の製造方法を発展的に改めし、混合保護が大きく、表面抵抗の高い不純物濃度を複数とすることで異なる半導体装置の製造方法を提供することを目的とする。

第1を厚さ約700nm形成する。この第3の保護膜の厚さは、第2節に示すように、塗化ケイ素のピンホール率が約60%以上で保護膜に減少していることから、決められたものである。この第3の保護膜は、塗化ケイ素の後に塗化アルミニウム、塗化ケイ素、又はオキシ塗化ケイ素などで形成してもよいものである。また、この第3の保護膜は、3000nm以上の厚さになると、次工程の熱処理中に、この第3の保護膜中にクラックが生じてしまうので適度を厚さにする必要がある。

次に、第3節に示す如く、1200°Cの窒素基板気中で約20時間熱処理を施し、注入されたガリュームを第1の保護膜から半導体基板上へ拡散せしめ、半導体基板上内にシリコン濃度が約800/g、混合層が100nmの下部の不純物領域を形成する。

このようにこの半導体装置の製造方法によれば、半導体基板上表面に第1の保護膜と及び第3の保護膜を形成した後、これらの保護膜

を基に塗化ケイ素の表面に酸化化法等により二酸化ケイ素からなる第1の保護膜を厚さ約1.5nm形成する。次いで、この第1の保護膜の表面全体に塗化ケイ素からなる第2の保護膜を厚さ約300nm形成する。ここで、第1の保護膜は、二酸化ケイ素の他にもオキシ塗化ケイ素や多結晶シリコンなどで形成してもよい。第2の保護膜は、塗化ケイ素の他にも塗化アルミニウム、塗化ケイ素、又はオキシ塗化ケイ素などで形成してもよい。

次に、第3の保護膜を通して第1の保護膜内に例えばガリュームガス原子を加速電圧150kV、注入原子数 $\times 10^{14}$ atoms/cm<sup>2</sup>の条件でイオン注入する。この加速電圧は、第2の保護膜をG<sub>0</sub>原子の大多数が通過し、第1の保護膜中に止まるよう設定される。

さらに、同節例に示す如く、第2の保護膜の表面全面に、塗化ケイ素からなる第3の保護膜

を基にして所産の不純物をイオン注入するようにしたので、等に第3の保護膜上に於て注入イオンを外部拡散を防止して第1の保護膜内に導入することができる。しかも、第1の保護膜内に注入された不純物は熱処理によって所産まで拡散されるので、所産の混合保護を有する不純物領域を容易に形成することができる。また、注入されたイオンの量は正確に設定することができ、かつ第3の保護膜の表面は次工程の刻離法の場合のように高純度の不純物を含んだ多結晶にさらされていないので熱処理後の第3の保護膜の表面の不純物濃度を極めて低い値に保つことができる。

さらに第3の保護膜を形成するようにした理由は大きく分けて2つある。すなわち、第1は、高純度にイオン注入された際の第2の保護膜中の原子結合が多數切断され、第2の保護膜中のピンホール率がイオン注入しない場合に比べ異常に高くなるが、次工程の熱処理においてガリューム原子外部拡散(Out-diffusion)

量が増大することを防止することである。ここで、イオン注入により損傷を受けた基材の表面(1)は、比較的低速(400~1000°C)の熱処理を施すことによって大部が回復するが、初期のビンホール率までは回復しない。さらにこのような高濃度で高い確率をももつとする電子はその電子回収率も大きく、ビンホール率の増大は非常に低下を招くことになる。

また、第2は薄い膜層を形成する際の不純物原子(この場合ダムラム原子)の表面へのしみ出し防止である。不純物原子は第1の表面(1)中に打込まれており熱処理によって拡散速度の高い第1の表面(1)中を通過して半導体基材(2)中に拡散される。しかしこのとき不純物原子は反対方向の表面にも拡散が進行する。第2の表面(3)と半導体基材(2)の不純物拡散保護から、第2の表面(3)の膜層によって形成可能な結合層が推定できる。一般の不純物原子の蒸気圧は極めて低いがダムラム原子の結合蒸気圧が高く、第2の表面(3)の表面に接触したダムラム

原子は直ちに気相中へ放出してしまい実質的に不純物原子を第1の表面(1)から表面に飛ばし出す効果となる。このために所望の結合層を形成する第2の表面(3)および第3の表面(4)の膜厚を決定する必要がある。但し、第2の表面(3)の膜厚はイオン注入の加速電圧による不純物原子の飛程によって決定される。

本発明では不純物原子としてオリゴウムを用いたがこれはアルミニウムでもよいものである。

以上述べたようにこの発明によれば、膜層が大きく、表面濃度の高い不純物拡散層を得度よく得るとができる半導体装置の製造方法を提供することができる。

と回路の簡単を競う。

第1図は従来の半導体装置の製造方法を示す段階図、第2図(4)は本発明の半導体装置の製造方法を工場版に示す段階図、第3図は量化ケイ素層に対するビンホール率を示す図である。

1:1-半導体基材、1:2-第1の表面、1:3-一酸化ケイ素層、1:4-第3の表面、1:4'-不純物原子。

出版人代筆人 井端士郎 江戸川区

